



Software

THE PARALLEL UNIVERSE

Conduce el rendimiento del código con
Intel® Advisor's Flow Graph Analyzer

Moderniza tu código con
Intel® Parallel Studio XE

Habilitación de FPGA para desarrolladores
de software

CARTA DEL EDITOR

Henry A. Gabb, Senior Principal Engineer de Intel Corporation, lleva muchos años dedicado a la computación paralela y de alto rendimiento, y ha publicado numerosos artículos sobre programación paralela. Fue editor y coautor del libro "Desarrollando aplicaciones de múltiples hilos: un enfoque de plataforma consistente" y fue Program Manager en los Centros de Investigación de Intel/Microsoft para la Computación Paralela Universal.



Conoce Intel® Parallel Studio XE 2018

Intel Parallel Studio XE 2018 es la versión más reciente de la completa suite de herramientas de Intel para la modernización del software para las arquitecturas Intel. Como homenaje a su salida al mercado, este ejemplar de incluye varios artículos sobre Intel Parallel Studio XE. Modernice su código para un mayor rendimiento, portabilidad y escalabilidad ofrece una visión general de alto nivel de muchas de las nuevas características y posibilidad de esta suite de herramientas (puede también obtener más información sobre la salida de Intel Parallel Studio XE 2018 en mi blog). El tratamiento de los valores aislados muestra cómo detectar operaciones fraudulentas en un conjunto de datos de transacciones con tarjetas de crédito de la vida real utilizando la librería Intel Data Analytics Acceleration Library con una alta precisión y muy alto rendimiento.

Intel Parallel Studio XE siempre ha ofrecido soporte para OpenMP. Las últimas versiones soportan OpenMP 4.5 y muchas novedades de la especificación 5.0, aún no definitiva. Aquí damos conclusión a nuestra celebración del vigésimo aniversario de OpenMP mediante un editorial a cargo de un huésped muy especial, Barbara Chapman, profesora de la Universidad Stony Brook y Directora de Ciencia de la Computación y Matemáticas en el Laboratorio Nacional de Brookhaven. En Bienvenido, OpenMP, al mundo de los adultos, Barbara nos habla sobre el éxito temprano de OpenMP y sobre por qué es muy probable que siga siendo un modelo de programación paralela vital en los años venideros. Las conferencias Intel HPC Developer Conference (noviembre 11-12 en Denver, Colorado) y SC17 (noviembre 12-17, también en Denver) están ya al doblar la esquina, razón por la que este ejemplar contiene tres artículos dedicados a la Computación de Alto Rendimiento (High Performance Computing, HPC). Exploramos la herramienta Intel Cluster Checker en el artículo ¿Está saludable su clúster? Este componente de Intel Parallel Studio encapsula muchos de los métodos y sistemas de diagnóstico más conocidos para hacer que los clústeres funcionen de manera eficiente. Diversas opciones de configuración de la BIOS pueden afectar el rendimiento de una aplicación, pero es difícil cambiar esos valores directamente en un entorno de producción basado en un clústeres.

Más adelante, conozca una técnica que permite efectuar cambios de configuración de la BIOS según demanda en el artículo Optimizando clústeres HPC. Por último, La utilización efectiva de todo su clúster presenta un caso de estudio de puesta a punto de una aplicación para HPC utilizando varias de las herramientas de Intel Parallel Studio XE.

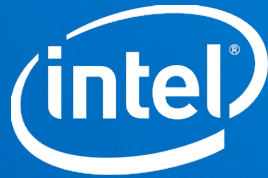
El futuro basado en la computación paralela heterogénea

El futuro es heterogéneo. De hecho, las CPU y GPU han coexistido dentro de un mismo sistema (e incluso dentro de un mismo chip de procesador) por muchos años; o sea, que la computación heterogénea ya está aquí. Del mismo modo que los procesadores de múltiples núcleos han hecho ubicuo el paralelismo, no pasará mucho tiempo antes de que las CPU, GPU, FPGA, ASIC, etc. coexistan dentro de un mismo sistema, haciendo ubicuo también el paralelismo heterogéneo. Hace algún tiempo me preocupaba el futuro heterogéneo, pero ahora veo que los nuevos modelos de programación paralela van a simplificar tremendamente el mapeado de los cálculos a la arquitectura de procesador más eficiente. La API de Grafos de Flujo (Flow Graph API) de Intel Threading Building Blocks (TBB) es uno de tales enfoques. Esta API ha sido ya presentada anteriormente en la revista (vea “Programación heterogénea con Intel Threading Building Blocks” en nuestra edición especial), por lo que no hablaré nuevamente de ella aquí; pero el artículo de portada de este ejemplar, Mejorando el rendimiento mediante Intel Advisor’s Flow Graph Analyzer, ofrece una visión en profundidad de esta nueva tecnología de análisis de flujo de grafos en Intel Parallel Studio XE. En este artículo se utiliza una aplicación de conducción autónoma para ilustrar el análisis de un grafo de flujo que describe la computación.

The Parallel Universe da la bienvenida nuevamente a su fundador original, James Reinders, para continuar con el tema de la heterogeneidad. En el artículo Habilitando la FPGA para los desarrolladores de software, James y Bernhard Friebe analizan la programación de FPGA desde una perspectiva de software y no de hardware. Manténgase al tanto de una continuación de ese artículo sobre la programación de FPGA en nuestro próximo ejemplar. Finalmente, cerramos este ejemplar con una presentación detallada de las novedades en la arquitectura del conjunto de instrucciones AVX-512. Reforzando el éxito con las más recientes extensiones de SIMD e Intel Advanced Vector Extensions 512 discute las mejores prácticas relacionadas con la puesta a punto del rendimiento aprovechando las más recientes extensiones de lenguaje SIMD para AVX-512 y el más reciente soporte para ellas en los compiladores de Intel para los procesadores escalables Intel Xeon.

Atracciones futuras

Estamos trabajando en una amplia gama de temas para los próximos ejemplares de The Parallel Universe, incluyendo la programación para FPGA, la puesta a punto del rendimiento de Java, nuevas características de Intel Parallel Studio, y mucho más. Asegúrese de suscribirse para que no se pierda un detalle.



Software

THE PARALLEL UNIVERSE